

毫米波频率下线路板材料的特性表征：第二部分

在 PCB 线路板材料的介电常数测试过程中，使用不同的测量方法可能会得到不同的结果，这取决于测量过程中涉及的多个变量。

本文的第一部分探讨了几种线路板材料在毫米波频率下介电常数 (Dk) 或相对介电常数的测量方法，包括采用环形谐振器法。第二部分将仔细探究环形谐振器以及如何将其用于确定高频印刷电路板 (PCB) 材料的 Dk 和损耗角正切 (Df)。随着毫米波频率的大规模应用 (包括汽车雷达和 5G 无线通信)，人们对毫米波的研究也日益增长，这也就使得表征线路板材料在毫米波频段下的各项指标参数重要性也要不断提高。

PCB 加工

环形谐振器通常用于确定高频线路板材料的 Dk 和 Df。它们通常只用于低于 12 GHz 频率的材料特性表征，当用于更高频率时就存在许多的问题。其中一个比较棘手的问题是，由于加工工艺的正常容差变化引起的 PCB 谐振器的诸如镀铜厚度的差异，而导致毫米波频段的环形谐振器中的性能变化。

PCB 的不同导体层之间的导电连通通常由线路板 z 轴 (厚度) 的电镀通孔 (PTH) 来实现的。通过化学镀铜，和电解镀铜相结合，最终形成连接不同层的通孔导电路径。在上述镀铜过程中 PCB 的外层也进行镀铜，从而在电路层压板材料的本身的铜箔厚度上增加了一部分。因此，电路最终的铜镀层厚度就取决于的镀铜过程中的正常变化。

根据频率和设计不同，某些电路的性能可能会受到镀铜厚度变化的影响。通常，由微带传输线组成的电路不会受到影响。但是，耦合电路以及接地共面波导 (GCPW) 的传输线就可能由于 PCB 铜箔厚度的不同而性能发生改变。先前已经提到了一个很好的案例 (见图 1)。

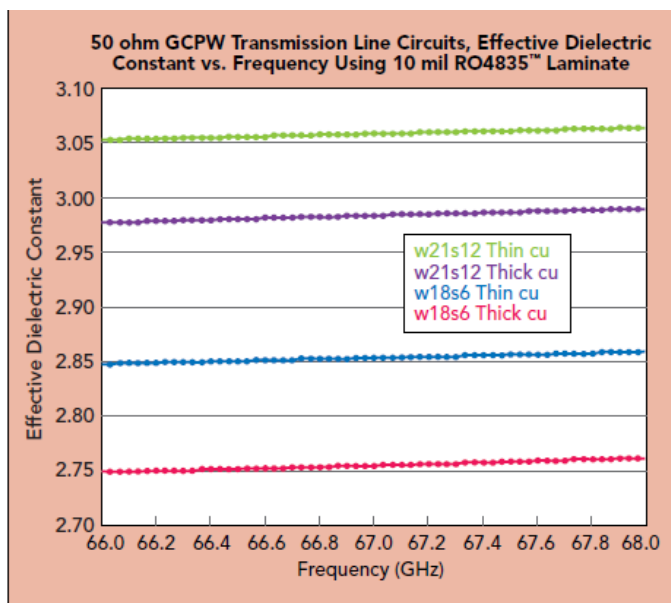


图 1 摘自参考文献[1]的四组 GCPW 的有效介电常数与频率的关系，其中包括紧耦合（s6），松耦合（s12）以及薄铜和厚铜。

图 1 中 GCPW 电路的有效 Dk 曲线中的命名是指信号导体宽度（w）和信号导体与相邻共面接地平面间的间隔（s）含义。w18s6 曲线是指信号导体宽度为 18 mil 且信号导体的两侧与相邻接地平面间的间距为 6 mils 的电路。本图中的所有电路均出于同一线路板材料，最大程度地减少板与板之间的变化可能带来的对测量结果的影响。

从图 1 可以看出，在相同的电路上（w18s6），薄铜（约 1 mil）电路与厚铜（约 3 mil）电路确定的有效 Dk 相差约 0.1。w18s6 电路可认为是紧耦合的，此时信号线与相邻共面接地平面间的间隙相对较小。如图 1 所示，松耦合电路（w21s12）受铜箔厚度差异的影响相对较小，薄铜和厚铜电路之间有效 Dk 的差异约为 0.075。

如图 2 所示，另一个与 PCB 铜厚度变化相关的是蚀刻的导体梯形效应变化。

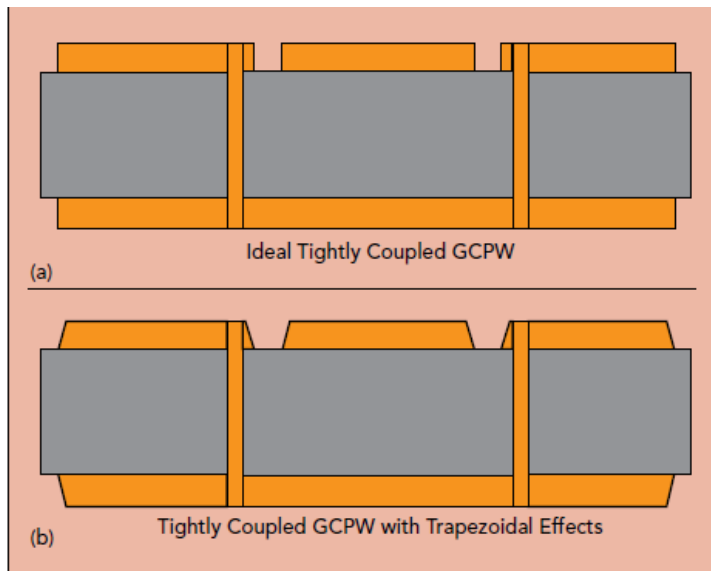


图 2 理想的 GCPW 电路的横截面图 (a) 矩形导体 (b) 梯形导体。

通常，在电路的设计仿真中都将 GCPW 电路导体假定为矩形导体（见图 2a）。但是，GCPW 电路的横截面图表明，大多数导体都会是梯形形状（见图 2b）。由于 PCB 的制造工艺的不同，梯形的形状也可能与图 2b 所示的相反，即在导体的底部（PCB 的铜导体和介质基板之间的交界处）更窄。

厚铜电路的典型结果是导体的更加趋近于梯形形状而非矩形。从矩形到梯形导体形状的变化会影响耦合电路的电气性能。对于紧耦合的 GCPW 电路，矩形导体沿耦合导体的侧壁具有较高电流密度，且沿耦合区域的电场也相应增加。当导体形状变为梯形时，电流密度发

生变化，导体底部附近电流密度增加，而沿耦合侧壁的电密度降低。这导致梯形导体周围的空气中的电场强度减小。空气中的电场大小将影响间隙耦合区域中的电容，并改变此类电路测量得到的有效介电常数。

梯形导体的形成及其对电路性能的影响无法通过标准程序预测或导入电路仿真中。但是，在故障排除或评估电路时，可以对一部分电路进行分析，以确定梯形导体效应的影响。然后，部分电路分析结果将可用于 EM 仿真，以更好地预测导体形状变化对电路性能的总体影响。

环形谐振器

大多数环形谐振器是间隙耦合结构的，如图 3。由于是耦合结构，环形谐振器可能会受到 PCB 制造工艺变化的影响，其中镀铜厚度和梯形导体效应是与 PCB 制造变化相关的问题。

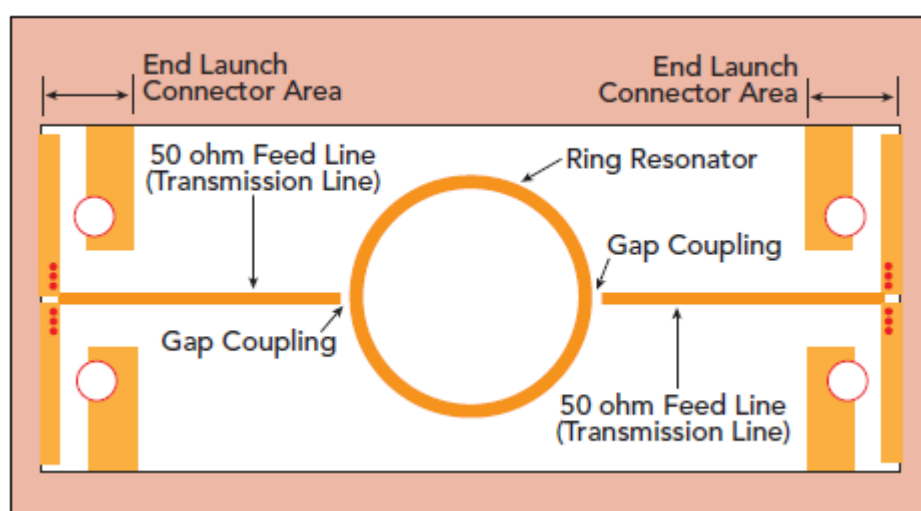


图 3 微带环形谐振器电路

环形谐振器电路通过馈线将能量进行输入和输出（见图 3）。馈线与环形谐振器之间是间隙耦合，而间隙耦合的大小会影响谐振频率。同样，间隙耦合电路对 PCB 铜厚度的变化很敏感。当铜很薄时，导体周围的空气中分布较少的电场，而更多的电场将分布在基板中。电场的分布会影响耦合间隙区的电容，从而改变环形谐振器电路的频率。相同的电路，当采用 PCB 的铜很厚时，电场更多地分布在空气中，谐振器的间隙区形成的电容和中心频率会发生变化。尽管环形谐振器设计相同，但由于 PCB 铜厚度的正常变化和梯形导体效应，导致谐振器的谐振频率可能会发生显著变化。由于相同的环形谐振器在不同的铜厚度和梯形导体效应下会产生不同的结果，因此当用作评估材料的测试电路时，它得到的是一定范围的 D_k 值（存在一定误差）。

耦合度是任何环形谐振器设计的关键部分，PCB 铜厚度和导体形状的变化将影响环形谐振器的性能，具体取决于设计中的耦合度。紧耦合比松耦合的影响更大。一般情况下，耦合应相对松散，避免了铜厚度和梯形形状变化的影响。另外，当环耦合非常松散时，谐振电路更像是一个无负载谐振器，而间隙，馈线，连接器和电缆的影响就不会那么明显。环形谐振器的耦合应足够松散以减小影响，通常，谐振峰值幅度应不大于-20 dB。

大多数毫米波电路都是基于薄 PCB 基板上加工。较薄的 PCB 基板有助于减少辐射、色散和杂散传播模式。在薄 PCB 板上加工可测量谐振峰的松耦合环形谐振器是一项非常困难的工作。对于薄 PCB 板，在毫米波频率下，松耦合与紧耦合的间隙耦合环形谐振器之间在间隙耦合区域中的尺寸差可能小于 1 mil。由于大多数电路加工厂可将蚀刻公差控制在 $\pm 0.5\text{mil}$ (1mil 的变化)，因此在加工同一设计的多个电路时，毫米波电路间耦合变化可能非常明显。

并非所有的环形谐振器设计都对间隙耦合具有相同敏感度。例如，直通耦合环形谐振器（见图 3）对间隙耦合变化敏感，而具有直通线设计的边缘耦合环形谐振器对间隙耦合变化则较不敏感。图 4 给出了这两种耦合谐振器的示意图。

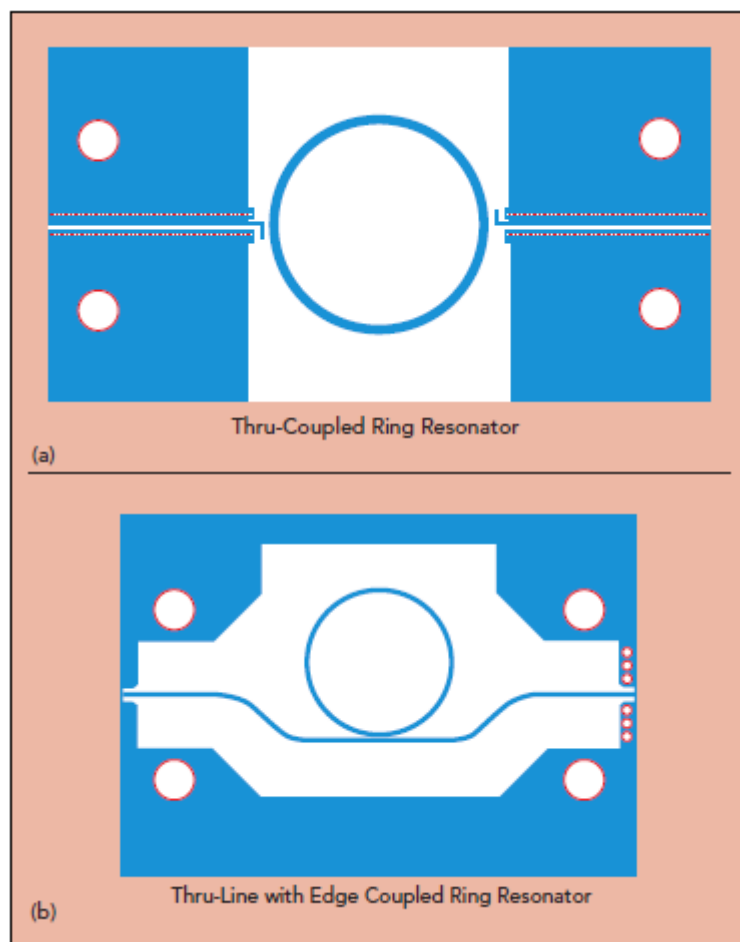


图 4 (a) 直通耦合环形谐振器示意图 (b)直通线边缘耦合环形谐振器示意图

如本文第一部分的图 8 所示，基于薄 PCB 板的毫米波环形谐振器电路的馈线最好用 GCPW 实现，以防止任何可能干扰环谐振的开路端馈线谐振。图 4a 给出了直通耦合的环形谐振器，采用了 GCPW 馈线结构；图 4b 给出了直通线边缘耦合的环形谐振器。图 4b 中的直通传输线在输入端连接器区域使用 GCPW 结构来优化信号输入匹配。信号输入匹配是从连接器到 PCB 的信号阻抗过渡和转换。对于环形谐振器的设计来说，必须在感兴趣的频率范围内对其进行优化以获得良好的回波损耗。

直通耦合环形谐振器产生的是谐振波峰。但是，直通线边缘耦合环形谐振器在环谐振频率处测得的幅频率响应会出现“下陷”。尽管直通线边缘耦合环形谐振器的插入损耗与环形谐振器处的频率响应之间会有周期性的下降（见图 5），但是它应该具有类似于传输线的 S21 响应。

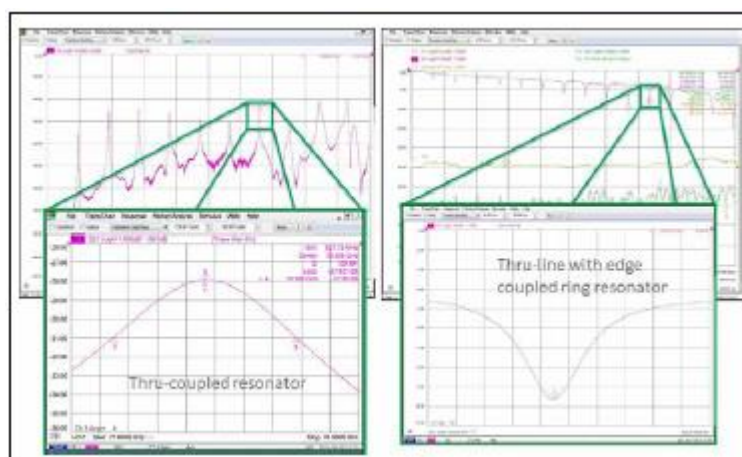


图 5 直通耦合环形谐振器和直通线边缘耦合环形谐振器的典型环形谐振器性能屏幕截图。

表 1 比较了由于材料特性和电路制造工艺的正常变化，带来的两种不同的环形谐振器在 RF 性能上的潜在差异。

TABLE 1										
THRU-COUPLED RING RESONATOR										
	Baseline		10% Thinner Substrate		Thinner Copper		Thicker Copper		Narrow Width, Wider Gap	
	Inches	mm	Inches	mm	Inches	mm	Inches	mm	Inches	mm
Conductor Width	0.012	0.305	0.012	0.305	0.012	0.305	0.012	0.305	0.011	0.279
Coupling Gap	0.007	0.178	0.007	0.178	0.007	0.178	0.007	0.178	0.008	0.203
Substrate Thickness	0.005	0.127	0.0045	0.114	0.005	0.127	0.005	0.127	0.005	0.127
Copper Thickness	0.0015	0.038	0.0015	0.038	0.001	0.025	0.003	0.076	0.0015	0.038
Copper Roughness	0.00007874	0.0020	0.00007874	0.0020	0.00007874	0.0020	7.87E-05	0.0020	0.00007874	0.0020
Center Freq. (GHz)	77.41		77.52		77.52		76.96		77.44	
Dk from Freq. Shift	Reference		0.009		0.009		-0.035		0.004	

THRU-LINE EDGE COUPLED RING RESONATOR										
	Baseline		10% Thinner Substrate		Thinner Copper		Thicker Copper		Narrow Width, Wider Gap	
	Inches	mm	Inches	mm	Inches	mm	Inches	mm	Inches	mm
Conductor Width	0.012	0.305	0.012	0.305	0.012	0.305	0.012	0.305	0.011	0.279
Coupling Gap	0.006	0.152	0.006	0.152	0.006	0.152	0.006	0.152	0.007	0.178
Substrate Thickness	0.005	0.127	0.0045	0.114	0.005	0.127	0.005	0.127	0.005	0.127
Copper Thickness	0.0015	0.038	0.0015	0.038	0.001	0.025	0.003	0.076	0.0015	0.038
Copper Roughness	0.00007874	0.0020	0.00007874	0.0020	0.00007874	0.0020	7.87E-05	0.0020	0.00007874	0.0020
Center Freq. (GHz)	77.29		77.39		77.33		77.17		77.21	
Dk from Freq. Shift	Reference		0.008		0.003		-0.009		-0.006	

表 1.可能影响直通耦合和直通线边缘耦合环形谐振器的变量带来的 RF /微波性能比较

表 1 中的数据是基于一款广泛使用的 EM 仿真软件 Sonnet 运行的模型计算结果[2]。通过仿真结果与实测结果对比，该仿真工具对平面电路具有较好的精度。谐振器模型是基于罗杰斯公司的厚度为 5 mil 的 RO3003™ 电解铜电路板材料。环形谐振器的设计是适度耦合。在表 1 所示的中心频率处，每个谐振器的谐振峰值被调到-10 dB。对于线路板材料特性和 PCB 制造工艺有关的几种变化进行了建模仿真，结果如表 1 所示。列标题中大多数不同模型的解释这里不过多的解释。但是，最右侧的标有“窄宽度，宽间隙”的列显示了具有窄环形导体宽度的区别。在进行 PCB 制造时，在环导体和馈线开路端的电路区域中，较窄的导体会导致更大的开路间隙。即表 1 的最右边一栏显示了较窄的环形导体和由此产生的间隙耦合的增加带来的影响。

表 1 的最底行显示了不同情况下的所得到 Dk 值。总的来说，直通耦合环形谐振器在最大 Dk 漂移为 0.035。当经受相同的材料和工艺变化时，直通线边缘耦合环形谐振器的最大 Dk 偏移为 0.009。这表明，在射频性能方面，材料和 PCB 制造工艺的变化对直通耦合环形谐振器的影响比直通线边缘耦合环形谐振器的影响更大。

铜箔粗糙度

铜箔表面粗糙度是影响材料 Dk 表征准确性的另一材料特性。铜箔表面粗糙度会影响高频传输线的插入损耗和相位响应。[3]线路板材料的基板-铜箔界面处的铜箔表面形态会影响高频电路信号的相速度，较粗糙的铜箔表面会导致相速度变慢。相速度较慢的电磁波看起来就像是在更高 Dk 的 PCB 材料上传播一样。即使电路板 PCB 材料的 Dk 不变，如果使用

环形谐振器之类的电路来表征 D_k ，则得到的较光滑铜箔表面的电路比较粗糙铜箔表面的相同电路的 D_k 或设计 D_k 要低。

此外，与光滑铜箔相比，表面粗糙的铜箔将导致更高的导体损耗。损耗增加的程度取决于工作频率，材料厚度以及铜箔表面粗糙度。铜箔表面粗糙度对损耗的影响，在较薄上的电路要比在相对较厚的电路影响更为明显。而铜箔表面粗糙度在不同频率下对损耗的影响，趋肤深度大的低频电路相比趋肤深度小的高频电路影响更小。

材料的铜箔表面粗糙度同样会影响使用环形谐振器电路测试得到的 D_k 和 D_f 值。虽然铜箔表面粗糙度的大小标称为某一固定值，但是实际上它是在一定范围内变化的。在同一张铜箔内以及不同张之间的铜箔表面粗糙度都会出现变化，即使对于压延铜这类表面粗糙度非常小的铜箔也有变化。压延铜的表面粗糙度的变化最小，而标准 ED 铜的表面粗糙度就有更显著的变化。例如，在同一张铜箔中，ED 铜的表面粗糙度均值为 $2.0\mu\text{m RMS}$ ，其实际的粗糙度变化范围为 1.8 到 $2.2\mu\text{m}$ 。

由于微带环形谐振器具有两个基板—铜界面，对于大多数铜箔类型，信号平面的铜箔表面粗糙度不太可能与接地面完全相同。当射频/微波工程师考虑评估材料 D_k 和 D_f 中铜箔表面粗糙度的影响时，则每个界面上的不同的铜箔粗糙度将带来问题且是不可预测的。一般认为信号平面铜箔表面粗糙度比接地面铜箔表面粗糙度对 RF 性能的影响更大。铜箔表面粗糙度在一定范围内变化，也导致环形导体的粗糙度可能会变化且可能与我们假设的不同。由于铜表面粗糙度对测试电路性能的影响，在使用环形谐振器等电路结构测量材料 D_k 和 D_f 时，铜箔表面粗糙度必须是其中的考虑因素之一。使用压延铜可以降低铜箔表面粗糙度引起的误差。压延铜表面光滑，表面粗糙度变化最小，并且对测试电路中传输线的相位或插入损耗的影响最小。

环形谐振器是微波频率下测试材料 D_k 和 D_f 的有效方法，然而，在毫米波频率下准确测试 D_k 和 D_f 可能非常困难。由于环形谐振器是一个封闭的结构，一般假定它没有辐射。但也有例外，对于直通紧耦合环形谐振器，间隙耦合区的辐射会影响谐振器的品质因数 (Q)，从而可能导致 D_f 的误差。

SIW 测试电路

随着电路频率的提高，基片集成波导(SIW)传输线越来越多的用于毫米波电路。在毫米波频率下使用 SIW 有很多益处，但是使用这种类型的电路结构测量材料 D_k 和 D_f 值时也存在一些问题。

有很多基于 SIW 结构的材料 D_k 测试的方法。一种技术是使用 SIW 的 3 dB 截止频率来测量线路板材料的 D_k 。另一种方法是在 SIW 的通带频率范围内进行相角测量，从而得到材料的 D_k 。当在毫米波频率使用 SIW 结构时，电路中过孔位置必须非常精确。大多数 PCB 板厂可以将过孔位置公差控制在 $\pm 1\text{ mil}$ 之内，这是非常不错的工艺能力。但是，由于周期

性排列形成 SIW 的孔侧壁、孔间距或位置等的任何变化都可能对 SIW 的 3dB 截止频率产生影响，尤其是在毫米波频率下。

例如，使用 Dk 为 3.0 的 5 mil 厚 PCB 材料上设计的 3-dB 截止频率为 70 GHz 的 SIW，孔位置变化 1 mil (± 1 mil 公差的一半) 将会导致 3-dB 截止频率变化 1.5 GHz。如果此频移被认为仅仅是由于 Dk 变化，而不是 SIW 过孔公差造成的，则将导致测试得到的 Dk 值的偏移/误差为 0.12。

此外，其它传输线技术向 SIW 过渡时，其 3-dB 截止频率也可能对电路加工容差非常敏感。这种过渡可能是从微带线过渡到 SIW，或 GCPW 传输线过渡到 SIW。与 GCPW 过渡相比，微带线的过渡受 PCB 加工容差的影响较小。多个 PCB 加工控制变量会影响 GCPW 的 RF 性能，同时也会影响其 3-dB 截止点。由于这些问题，在毫米波频率下使用 SIW 的 3-dB 截止频率测量材料的 Dk 是不推荐的。

使用 SIW 通带频率范围内的相位响应来测试材料的 Dk 的方法，虽然其对过孔位置误差的敏感性较低，但仍是一个需要关注的问题。对于使用 SIW 通带内的相位测量的一个设计技巧是在 SIW 结构的每个侧壁上使用双排接地通孔。过孔位置公差的要求仍然存在，但每个侧壁都有双排通孔从而可以产生平均效果，并且可以将过孔位置变化对相位响应的影响降到最低。

在本文的第一部分或第二部分中，没有明确提出可以用在毫米波频率下的电路板材料 Dk 和 Df 的测量方法的具体建议，主要是因为到目前为止在毫米波频率 (30 至 300 GHz) 仍不存在行业定义的标准测试方法。虽然可以使用不同的方法，但必须注意在某些条件下的误差和准确性。基于环形谐振器的测量方法在毫米波频率下具有很大的价值，但是，如果不了解与这些电路结构相关的多个变量，测试结果的准确性以及 Dk 和 Df 表征将受到很大影响。

参考文献

1. John Coonrod, "Managing Circuit Materials at mmWave Frequencies," Microwave Journal, Vol. 58, No. 7, July 2015.
2. Sonnet® Software Inc., <http://www.sonnetsoftware.com/>
3. Allen F. Horn, III¹, John W. Reynolds¹, and James C Rautio², "Conductor Profile Effects on the Propagation Constant of Microstrip Transmission Lines," 1-Rogers Corporation, 2-Sonnet Software, IEEE Transactions on Microwave Theory & Techniques Symposium, 2010.